

江苏省扬州技师学院第三届全国技能大赛集成电路工程
技术赛项竞赛设备（集成电路实训一体机平台）采购项
目

采购合同

项目编号：JSZC-321000-DFHX-D2025-0034

甲方：江苏省扬州技师学院

乙方：广州慧谷动力科技有限公司

日 期：2025 年 月 日

项目名称：江苏省扬州技师学院第三届全国技能大赛集成电路工程技术赛项竞赛设备（集成电路实训一体机平台）采购项目

项目编号：JSZC-321000-DFHX-D2025-0034

甲方：（买方）江苏省扬州技师学院

乙方：（卖方）广州慧谷动力科技有限公司

见证方：东方华星建设管理（江苏）有限公司

甲、乙双方根据 江苏省扬州技师学院第三届全国技能大赛集成电路工程技术赛项竞赛设备（集成电路实训一体机平台）采购项目采购的结果，签署本合同。

一、货物及伴随服务

1.1 货物及服务名称：江苏省扬州技师学院第三届全国技能大赛集成电路工程技术赛项竞赛设备（集成电路实训一体机平台）采购项目

1.2 货物清单：

序号	产品名称	品牌	规格型号	产地	交付期	数量	分项单价	分项总价
1	集成电路 工程技术 人员应用 平台	慧谷	HGICC-01	广东省 广州市	合同签订之日 起 10 日历天 完成供货安装 及调试。	2 套	563250.00	1126500.00
2	国产 FPGA 开发板	慧谷	HG DFB	广东省 广州市	合同签订之日 起 10 日历天 完成供货安装 及调试。	2 套	38250.00	76500.00
总报价（人民币：元）								1203000.00 元

二、合同金额

2.1 本合同金额为（大写）：壹佰贰拾万零叁仟元整（1203000.00 元）人民币。

三、技术资料

3.1 乙方应按采购文件规定的时间向甲方提供使用货物及服务的有关技术资料。

3.2 没有甲方事先书面同意，乙方不得将由甲方提供的有关合同或任何合同条文、规格、计划、图纸、样品或资料提供给与履行本合同无关的任何其他人。即使向履行本合同有关的人员提供，也应注意保密并限于履行合同的必需范围。

四、知识产权

4.1 乙方应保证甲方在使用、接受本合同货物及服务或其任何一部分时不受第三方提出侵犯其专利权、版权、商标权和工业设计权等知识产权的起诉。一旦出现侵权，由乙方负全部责任。

五、产权担保

5.1 乙方保证所交付的货物及服务的所有权完全属于乙方且无任何抵押、查封等产权瑕疵。

六、转包或分包

6.1 本合同范围的货物及服务，应由乙方直接供应，不得转让他人供应；

6.2 除非得到甲方的书面同意，乙方不得部分分包给他人供应。

6.3 如有转让和未经甲方同意的分包行为，甲方有权给予终止合同。

七、质保期

7.1 质保期 2 年。（自交货验收合格之日起计）

八、交付期、交付方式及交付地点

8.1 交付期：合同签订之日起 10 日历天完成供货安装及调试。

8.2 交付方式：甲方指定方式

8.3 交付地点：甲方指定地点

九、货款支付

9.1 本合同项下所有款项均以人民币支付。

9.2 本合同项下的采购资金由甲方支付，付款前乙方向甲方开具发票。

9.3 甲方付款方式：合同签订后，乙方向甲方开具发票，甲方自收到发票之日起 15 日内支付合同总价 30%的预付款；全部设备交付安装调试完毕经甲方查验合格后，乙方向甲方开具发票，甲方自收到发票之日起 15 日内支付合同总价的 70%。

乙方收款账户信息如下：

开户名称：广州慧谷动力科技有限公司

开户银行：招商银行股份有限公司广州高新支行

银行账号：120921643010233

十、税费

10.1 本合同执行中相关的一切税费均由乙方负担。

十一、质量保证及售后服务

11.1 乙方应按采购文件规定的货物及服务性能、技术要求、质量标准向甲方提供。

~~11.2~~ ^{按模板} 乙方提供的货物及服务在质量期内因服务及产品本身的质量问题发生故障，乙方应负责免费更换。对达不到技术要求者，根据实际情况，经双方协商，可按以下办法处理：

(1)更换：由乙方承担所发生的全部费用。

(2)贬值处理：由甲乙双方协议定价。

(3)退还处理：乙方应退还甲方支付的合同款，同时应承担该货物及服务的直接费用（运输、保险、检验、款项利息及银行手续费等）。

11.3 如在使用过程中发生质量问题，乙方在接到甲方通知后在24小时内到达甲方现场。

11.4 在质保期内，乙方应对货物及服务出现的质量及安全问题负责处理解决并承担一切费用。

11.5 上述的货物及服务免费保修期为2年，因人为因素出现的故障不在免费保修范围内。超过保修期的机器设备，终身维修，维修时只收部件成本费。

十二、调试和验收

12.1 甲方对乙方提交的货物及服务依据采购文件上的技术规格要求和国家有关质量标准进行现场初步验收，外观、说明书符合采购文件技术要求的，给予签收，初步验收不合格的

不予签收。交付后，甲方需在五个工作日内验收。

12.2 乙方交付前应对货物及服务作出全面检查和对验收文件进行整理，并列出清单，作为甲方交付验收和使用的技术条件依据，检验的结果应随货物及服务交甲方。

12.3 甲方对乙方提供的货物及服务在使用前进行调试时，乙方需负责安装并培训甲方的使用操作人员，并协助甲方一起调试，直到符合技术要求，甲方才做最终验收。

12.4 对技术复杂的货物及服务，甲方可请国家认可的专业检测机构参与初步验收及最终验收，并由其出具质量检测报告。

12.5 验收时乙方必须到现场，验收完毕后作出验收结果报告；验收费用由甲乙双方协商解决。

十三、货物及服务包装、发运及运输

13.1 乙方应在货物及服务发运前对其进行满足运输距离、防潮、防震、防锈和防破损装卸等要求包装，以保证货物及服务安全运达甲方指定地点。

13.2 使用说明书、质量检验证明书、随配附件和工具以及清单一并交付甲方。

13.3 乙方在货物及服务发运手续办理完毕后 24 小时内或交付到甲方 48 小时前通知甲方，以准备接受交付。

13.4 货物在交付甲方^{地点}前发生的风险均由乙方负责。

13.5 货物及服务在规定的交付期限内由乙方送达甲方指定的地点视为交付，乙方同时需通知甲方货物及服务已送达。

十四、违约责任

14.1 甲方无正当理由拒收货物及服务的，甲方向乙方偿付拒收款项总值的百分之五违约金。

14.2 甲方无故逾期验收和办理款项支付手续的，甲方应按逾期付款总额每日万分之五向乙方支付违约金。

14.3 乙方逾期交付货物及服务的，乙方应按逾期交付总额每日千分之五向甲方支付违约金，由甲方从待付款项中扣除。逾期超过约定日期 10 个工作日不能交付的，甲方可解除本合同。乙方因逾期交付或因其他违约行为导致甲方解除合同的，乙方应向甲方支付合同总值百

分之五的违约金，如造成甲方损失超过违约金的，超出部分由乙方继续承担赔偿责任。

14.4 乙方所交的货物及服务数量、质量不符合合同规定及采购文件规定标准的，甲方有权拒收该货物及服务，乙方愿意更换货物及服务但逾期交付的，按乙方逾期交付处理。乙方拒绝更换货物及服务的，甲方可单方面解除合同。

十五、不可抗力事件处理

15.1 在合同有效期内，任何一方因不可抗力事件导致不能履行合同，则合同履行期可延长，其延长期与不可抗力影响期相同。

15.2 不可抗力事件发生后，应立即通知对方，并寄送有关权威机构出具的证明。

15.3 不可抗力事件延续 120 天以上，双方应通过友好协商，确定是否继续履行合同。

十六、诉讼

16.1 双方在执行合同中所发生的一切争议，应通过协商解决。如协商不成，可向合同签订地法院起诉，~~合同签订地在此约定为扬州市。~~ 甲方所在

十七、为落实好政府采购履约资金扶持政策，乙方可凭政府采购合同办理融资贷款，详见江苏政府采购网“政采贷”专栏。

十八、合同生效及其他

18.1 合同经双方法定代表人签章并加盖单位公章后生效。

18.2 本合同未尽事宜，遵照《中华人民共和国民法典》有关条文执行。

18.3 本合同正本一式四份，具有同等法律效力，甲方、乙方各执贰份。

甲方：江苏省扬州技师学院

地址：

法定代表人或授权代表：

乙方：广州慧谷动力科技有限公司

地址：广州市番禺区化龙镇兴业大道东
1078 号 2 栋 901 房、2 栋 1001
房

法定代表人或授权代表：



见证方：东方华星建设管理（江苏）有限公司

项目经办人



日期：2025 年 9 月 30 日

附件一、产品参数

序号	名称	技术参数
1	集成电路工程技术人员应用平台	一、平台总体要求 集成电路工程技术人员应用平台采用模块集成化架构，包含集成电路竞赛套件、集成电路仿真软件、综合应用场景等。其中，集成电路竞赛套件包括可编程门电路核心板、信号采集测试卡机箱、模拟信号采集测试卡、数字信号输入输出、DA 模块、AD 模块、超声波传感器、移动管理系统；集成电路仿真软件包括软件：Labview、TestStand 等； 二、技术参数要求 （一）数字集成电路开发与验证模块 1. 数字开发核心板 （1）FPGA：XC7A100T-2FGG484I； （2）逻辑单元：101440； （3）乘法器：240； （4）可配置逻辑块：4860Kb； （5）触发器：126800； （6）内存（DD3DRAM）：MT41J256M16HA-125*2，512MByte，32bit 总线； （7）闪存（FLASH）：N25Q256A13ESF40G（256Mbit）； （8）LED：1 路用户可配置 LED； （9）晶振：一路 49.1520M 有源晶振，一路 45.1584M 有源晶振；

		(10) 其他接口: 1 路 USB/uart 接口采用 CP2102 芯片, 1 路 JTAG 接口配置 FPGA; (11) 电源: DC12V2A; (12) 工作温度: -40°C~100°C; (13) 速度等级: -2。 2. 数字集成电路验证模块 ▲ (1) 双通道 USB 数字示波器 ($1\text{M}\Omega$, $\pm 25\text{V}$, 差分, 14 位, 100M 采样/秒); ▲ (2) 双通道任意函数发生器 ($\pm 5\text{V}$, 14-bit, 100M 采样/秒); ▲ (3) 立体声音频放大器驱动外接耳机或带有复制 AWG 信号功能的扬声器; ▲ (4) 16 通道数字逻辑分析仪 (3.3VCMOS, 100M 采样/秒); ▲ (5) 16 通道图形发生器 (3.3VCMOS, 100M 采样/秒); (6) 16 通道虚拟数字 I/O, 包括按钮, 开关和 LED, 非常适合逻辑训练应用; (7) 2 个用于连接多台仪器的数字输入/输出触发信号器 (3.3VCMOS); (8) 单通道电压表 (AC, DC, $\pm 25\text{V}$); (9) 网络分析仪: 1 个电路的波特 (Bode) 图, 奈奎斯特 (Nyquist) 图, 尼柯尔斯 (Nichols) 转移图。范围: 1Hz 到 10MHz; (10) 频谱分析仪: 功率谱和频谱测量 (底噪声, 无杂散动态范围, 信噪比, 总谐波失真等); (11) 数字总线分析仪 (SPI, I²C, UART, 并行); (12) 2 个可编程直流电源 ($0\sim+5\text{V}$, $0\sim-5\text{V}$)。最大可输出电流和功率取决于设备供电的选择;
--	--	---

		-当通过 USB 供电时每个电源最大为 250mW 或总共电源是 500mW; -使用外部壁式电源供电时每个电源供应器最大电流为 700 毫安或最大电源为 2.1W; (13) $\pm 5V$ 直流电源, 最大可输出电流 2A; (14) $\pm 15V$ 直流电源, 最大可输出电流 500mA; (15) $-12-0V$ 可调直流电源, 最大可输出电流 500mA, $0\sim 12V$ 可调直流电源, 最大可输出电流 500mA; (16) 4 路 12 位 $\pm 10V$ 电压采集; (17) 4 路 12 位 $\pm 500mA$ 电流采集; 3. 晶圆测试 Map 分析转换软件 ▲针对测试晶圆产品所生成的数据存储在 map 文件, 实现可视化数据分析及修改, 通过软件即可直接显示该 Map 文件中的关键信息, 比如: 产品型号, 批次号, 晶圆尺寸, 测试数量, 行列数, 测试时间等。读取数据生成晶圆对应的图表, 将每颗产品的测试 Bin 值显示在图表的表格中, 并用不同的颜色标注不同的结果, 同时该软件可以进行 Map 修改和格式转换, 生成报表等操作; 4. 电气设计及验证系统 (1) 系统支持对电气系统进行设计、验证, 支持检查电气系统设计缺陷; (2) 系统包含完整的元器件库, 支持自定义元器件, 包含多达 36,000 个组件的数据库; (3) 直观的分析; ▲(4) 系统具有直观设计验证功能, 老师和学生可在设计过程中更及时优化设计的性能, 并在减少原型迭代次数的情况下确保电路满足技术要求。系统包含 20 余种直观测量仪器以便将性能视觉化。支持在编程软件中不断扩展自定义仿真分析库, 用户甚至可以视觉化特定领域的设计;
--	--	--

		(5)快速设计功能; (6)系统支持将电气设计图转换为PCB,具有完整的电子表格查看功能保证有效的设计迭代管理; ▲(7)提供电气设计及验证系统的资料介绍彩页; (二)集成电路测试与分析模块 1.系统总线:面向仪器系统的PCI扩展系统(PXIExpress); ▲2.系统带宽:3GB/s; 3.模拟信号采集接口: ▲(1)采样率:204.8kS/s; (2)通道数:2; (3)工作模式:支持双输入/双输出,能够完成双通道动态信号生成和双通道采集; (4)动态范围:118dB; (5)增益设置种类:6; (6)具有软件可配置的交流/直流耦合和IEPE调理; 4.数字采集控制接口 ▲(1)通道数:96; (2)工作电压:5V; (3)工作电流:24mA; (4)可以直接驱动外部数字设备,如固态继电器(SSR); (5)电平类型:TTL/CMOS; (6)端口配置模式:输入/输出; (7)具有可编程上电状态功能,用户使用软件来配置初始输出状态,以确保在连接到工业执行器时实现无障碍的安全操作; (8)具有安全输出状态功能,能够检测到故障状态并进行安全恢复; (9)具有可编程输入滤波器,可消除毛刺/尖峰,并通过
--	--	---

	软件可选数字滤波器为数字开关/继电器提供去抖动。 5. 高速 DA 接口 ▲ (1) 具有高速 DA 芯片、7 阶巴特沃斯低通滤波器、幅度调节电路和信号输出接口； (2) DA 转换芯片：125MSPS； (3) 巴特沃斯低通滤波器带宽：40MHz； (4) 运放器数量：2，运放器带宽：145MHz； (5) 输出范围：-5V~5V (10Vpp)； (6) 电位器：5K； (7) 能够防止噪声干扰，实现差分变单端，以及幅度调节等功能。 6. 源测量可控电流源输出模块（一） ▲ (1) 通道数：8； (2) 电压 Force 范围：-2V-12V； (3) 输出功率：24W； (4) 单通道电流范围：±500mA-±2.56uA； (5) 单通道功率：3.75W； (6) 电流精度：±2.56uA，少于 200nA；±25.6uA，少于 2uA；±256uA，少于 20uA；±2.56mA，少于 200uA；±25.6mA，少于 20mA；±512mA，少于 20mA； (7) 阻抗：1M 欧姆； (8) 抗混叠滤波器 3dB 截至频率：22kHz，当采样速率为 200kSPS 时，它具有 40dB 抗混叠抑制特性； (9) 接口：输入放大器、过压保护电路、二阶模拟抗混叠滤波器、模拟多路复用器、16 位 200kSPSSARADC 和一个数字滤波器，2.5V 基准电压源、基准电压缓冲以及高速串行和并行接口； (10) 数字滤波器采用引脚驱动，可以改善信噪比(SNR)，并降低 3dB 带宽；
--	---

		7. 源测量可控电流源输出模块（二） ▲（1）通道数：2； （2）电压：电压 Force 范围：±20V； （3）输出功率：40W； （4）单通道电流范围：±2A-±4uA； （5）单通道功率：3.75W； （6）电流精度：±2uA，少于 100nA；±2mA，少于 1uA；±20mA，少于 10uA；±200mA，少于 100uA；±2A，少于 1mA； （7）正态噪声和纹波（仅源，电压）<1.5mVRMS, 20Hz~20MHz 带宽； 8. 高速数字信号通信模块 ▲（1）通道数：32； （2）工作电压：-1.5V-6.5V； （3）测试频率：1KHz~80Mhz； （4）数据速率：0Mhz~100Mhz； （5）高压驱动范围：0V-13V； （6）驱动电流量程：±2uA、±20uA、±200uA、±2mA、-37mA~+50mA。 ▲9. 测试序列开发功能 用于组织、控制和执行您的自动化原型设计、验证或制造测试系统，可使用任何编程语言编写的测试代码模块开发测试序列。测试序列可以指定执行流、生成测试报告、进行数据库记录，可借助易用的操作界面，在生产中部署测试系统； ▲10. 配备 1 套晶圆测试 Map 数据文件分析软件，测试晶圆产品所生成的数据存储 map 文件，在测试 Map 文件生成后，提取出关键信息进行分析；当一个批次的产品测试完成后，对该批次的产品进行统计；
--	--	--

		(1) 软件能自动抓取新生成的 Map 文件，即实现对指定路径进行监视的功能； (2) 对于从 Map 文件中提取出的关键信息，程序能按照设定的卡关条件判断该文件的正确性； (3) 对通过卡关条件的 Map 文件，软件能将其备份到指定目录下，并提取其关键信息上传到数据库； (4) 若 Map 文件通过卡关条件，系统能自动建立与测试机间的连接，将本次测试的相关测试机数据文件下载到指定路径下； (5) 系统预留手动上传 Map 文件功能，用于上传非机台自动生成的 Map 文件（如错误 Map 修改后生成的文件）； (6) 一个批次产品测试完成后，系统能自动对该批次产品进行数据统计，生成相应的统计文件； ▲11. 配备 1 套 STD 测试数据管理软件，STD 文件是测试机测试所生成的标准测试数据存储文件。芯片测试完成后，测试机会自动生成当前测试对应的 STD 文件及相关测试数据，软件将测试数据抓取并分析，提取其中的关键信息； (1) 软件能自动抓取每一台测试机新生成的 STD 文件，即实现对指定路径进行监视的功能； (2) 对抓取到的 STD 文件，软件能提取相应测试信息并判断是否正确，同时将 STD 文件等测试数据备份到本地目录下； (3) 每个批次产品测试完成后，系统应能自动对该批次产品进行数据统计； (4) 对于已测试完成的测试数据，程序能随时查询用户需要查询的批次测试历史信息； (5) 程序能从当前生成的测试数据中统计出测试次数，判断 socket 和 pin 针使用次数情况，如即将达到使用寿命
--	--	--

		命上限，则弹窗展示警告信息；如已经达到使用寿命上限，则该测试数据及其后的测试数据不能抓取到数据库，并提示出警告信息； （三）编程与计算模块 1. 显示器：23.8 寸； 2. 处理器：Intel i5 处理器； 3. 内存：8GB； 4. 硬盘：500G 可用空间； 5. 显卡：集显 128M；
2	国产 FPGA 开发板	一、产品要求 FPGA 开发板, 实现芯片设计硬件在环验证。 二、技术参数要求 一、硬件配置 1、主芯片：FPGA 2、采用板载 USB-JTAG, USB-UART 双功能下载器，可 USB 供电； 3、4 按键； 4、4 拨码开关； 5、8 组数码管； 6、8 组双色 LED； 7、4 个独立 LED； 8、、内嵌 ADC 双接口 SMA； 9、TF 卡座； 10、HDMI 输入输出双口； 11、500 万像素摄像头输入接口； 12、VGA； 13、蜂鸣器； 14、2GBDDR3； 15、QSPIFLASHN25Q128 掉电配置；

	16、SPIFLASH25Q64; 17、千兆以太网口; 18、标配了 2 组 40 芯 IO 扩展口, 供 72 个 IO 扩展接口兼容市场上大多数扩展板; 19、12V 电源输入口及电源适配器。 二、提供实验 1、PangoDesignSuite2020.3 安装 2、流水灯设计软件流程及仿真 3、七段译码器 4、呼吸灯 5、静态数码管显示 6、动态扫描数码管显示 7、十进制计算器设计 8、六位十进制计算器设计 9、按键与开关控制 10、多路选择器设计 11、锁相环测试 12、按键消抖动电路设计 13、四位乘法器设计 14、乐曲演奏电路设计 15、PS2 键盘通信设计 16、串口通信设计 17、VGA 显示设计 18、T 卡音乐播放 (需另配语音处理模块) 19、开啦 OK 设计 (需另配语音处理模块) 20、读取 TF 卡图形 HDMI 输出设计 21、4X4 键盘扫描设计 (需另 4*4 键盘模块) 22、流水灯设计 (需配交通灯+流水灯模块) 23、交通灯设计 (需配交通灯+流水灯模块)
--	---

		24、16*16 点阵设计（需配点阵模块） 25、字符液晶显示设计（需配 2004 液晶模块） 26、DAC902 波形发生器 27、ADC807-DAC9673 采样直通实验 28、HDMI 显示彩条实验 29、基于 DDR_HDMI 输出实验 30、HDMI 输入输出环回实验 31、摄像头采集图像 LCD 显示实验 32、摄像头 HDMI 输出实验 33、摄像头采集图像 LCD 灰度输出实验 34、摄像头采集边沿识别数字实验显示 LCD 35、以太网 UDP 测试实验 36、以太网传输图像实验 37、RGB-LCD 显示实验
--	--	--